

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-215121

(43)Date of publication of application : 11.08.1998

(51)Int.Cl.

H03F 1/08
H04B 1/40

(21)Application number : 09-017956

(71)Applicant : HITACHI LTD
TECHNOL PARTNERSHIP PLC:THE

(22)Date of filing : 31.01.1997

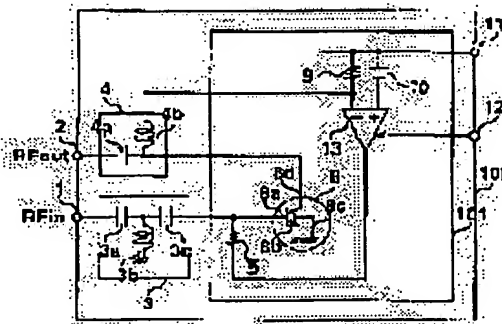
(72)Inventor : IRIE KIYOSHI
HORI KAZUAKI
WATANABE KAZUO
ENDO TAKEFUMI
JULIAN HILDASLEY
BOB HENSHO

(54) LOW NOISE AMPLIFIER AND COMMUNICATION PORTABLE TERMINAL USING THE AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce parasitic capacity which additionally occurs and to suppress the deterioration of the ability of a transistor by eliminating a potential difference between the emitter terminal and the sub-terminal of the transistor.

SOLUTION: A received high frequency signal inputted from an input terminal 1 is amplified and it is outputted from an output terminal 2. An input matching circuit 3 and an output matching circuit 4 are lumped constant circuits constituted of first capacity 3a, inductance 3b and second capacity 3c and they convert impedance into desired one. The emitter terminal 8b and the sub-terminal 8c of the transistor 8 are grounded and the potential difference between the terminals 8b and 8c is eliminated. Parasitic capacity which additionally occurs in the transistor is reduced and the deterioration of the ability of the transistor is suppressed. Since the deterioration of the ability of the transistor is suppressed, emitter resistance (feedback resistance) is eliminated and therefore current may become unstable. It is desirable to add an active feedback bias circuit at that time.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-215121

(43) 公開日 平成10年(1998) 8月11日

(51) Int.Cl.⁶

識別記号

F I

H 0 3 F 1/08

H 0 3 F 1/08

H 0 4 B 1/40

H 0 4 B 1/40

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願平9-17956

(22) 出願日 平成 9 年 (1997) 1 月 31 日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(71) 出願人 597014350

ザ テクノロジー パートナーシップ パ

ブリック リミテッド カンパニー

イギリス国 ハートフォードシャー S G

8 6 E E ロイストン メルボーン ケ

ンブリッジロード メルボーンサイエンス

パーク (番地なし)

(74) 代理人 弁理士 高橋 明夫

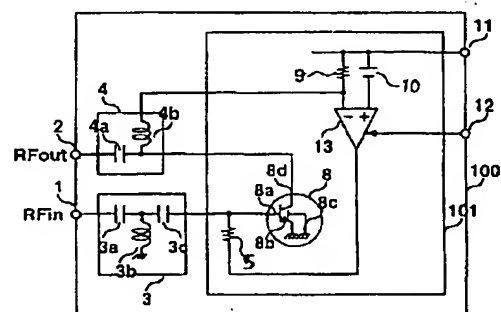
最終頁に続く

(54) 【発明の名称】 低雑音増幅器及びそれを用いた通信携帯端末

(57) 【要約】

【課題】 携帯電話機用低雑音増幅器を集積化する場合、一般に使用されるエミッタ接地回路形式は、エミッタ端子とサブ端子の電位差によりトランジスタに付加する寄生容量をなくすこと。

【解決手段】 低雑音増幅器 100 は、使用するトランジスタ 8 のエミッタ端子 8 a とサブ端子 8 b を共通にして接地し、また、制御電圧発生器 13 及び抵抗 5 を含む能動帰還バイアス回路を設ける。これにより、トランジスタに寄生する容量を大幅に減らすことができ、回路の電流の安定化及び電流のオンオフ機能も達成できるので、低雑音増幅器 100 の利得、雑音指数特性が改善され、携帯電話機の受信感度も向上する。



【特許請求の範囲】

【請求項1】入力端子から入力された信号を入力し、インピーダンスを変換して出力する入力整合回路と、半導体基板に形成され、ベース端子に該入力整合回路の出力を接続し、エミッタ端子とサブ端子を共に上記半導体基板の最低電位に接続し、コレクタ端子から信号を出力するトランジスタと、該トランジスタのコレクタ端子の出力を入力し、さらに電源端子から抵抗を介して与えられる第一の基準電圧を入力し、前記コレクタ端子からのインピーダンスを変換して出力端子に出力する出力整合回路と、前記第一の基準電圧と、電源端子から固定電圧基準を介して与えられる第二の基準電圧とを入力し、該第一、第二の基準電圧の差が小さくなるように第一の制御電圧を発生する制御電圧発生器と、一方の端子を該制御電圧発生器の出力に接続し、もう一方の端子を前記トランジスタのベース端子に接続し、該ベース端子に第二の制御電圧を供給する抵抗器とにより構成されたことを特徴とする低雑音増幅器。

【請求項2】請求項1に記載の低雑音増幅器において、少なくとも前記トランジスタと、前記制御電圧発生器とを同一の半導体基板に集積したことを特徴とする低雑音増幅器。

【請求項3】請求項1乃至2に記載の低雑音増幅器において、前記制御電圧発生器は、さらに制御端子からのパワーセーブ制御信号を入力してなることを特徴とする低雑音増幅器。

【請求項4】請求項1乃至2に記載の低雑音増幅器において、前記固定電圧基準は、制御端子からのパワーセーブ制御信号を入力したことを特徴とする低雑音増幅器。

【請求項5】アンテナと、該アンテナから入力した受信高周波信号を増幅し出力する低雑音増幅器と、該低雑音増幅器の出力を入力し受信ベースバンド信号に復調する機能を有する受信回路と、該受信回路の出力である該受信ベースバンド信号を入力し、音声に変換しスピーカから出力し、または音声マイクから入力し、送信ベースバンド信号に変換し出力する機能を有するベースバンド信号処理回路と、該ベースバンド信号処理回路からの該送信ベースバンド信号を入力し、送信高周波信号に変換する送信回路と、該送信回路からの出力を増幅し、前記アンテナに出力する送信電力増幅器とにより構成され、前記低雑音増幅器として請求項1乃至請求項4いずれかに記載の低雑音増幅器を用いたことを特徴とする通信携帯端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、主に、GSM (Global System for Mobile Communication)、EGSM (Enhanced Global System for Mobile Communication)、DCS (Dig

ital Cellular System) 1800、PCS (Personal Communication System) 1900等のデジタル方式の携帯電話機に代表される、バッテリー駆動の携帯通信端末に関し、より詳細には、この種携帯通信端末に用いられる低雑音増幅器に関するものである。

【0002】

【従来の技術】GSMを始めとするデジタル方式携帯電話システムは近年益々発展を続けており、この需要の増加に伴い、携帯電話機などの携帯通信端末の高性能化は必須である。携帯電話機は一般的に、アンテナと、このアンテナから入力した受信高周波信号を増幅し出力する低雑音増幅器を備えた無線周波回路と、この無線周波回路の低雑音増幅器の出力を入力し受信ベースバンド信号に復調する機能を有する受信回路と、この受信回路出力の受信ベースバンド信号を入力し、音声に変換しスピーカから出力し、また、マイクから入力され音声を、送信ベースバンド信号に変換し出力する機能を有するベースバンド信号処理回路と、このベースバンド信号処理回路からの送信ベースバンド信号を入力し、送信高周波信号に変換する送信回路と、この送信回路からの出力を増幅し、前記アンテナに出力する送信電力増幅器とにより構成される。携帯電話機に要求される性能は、(1)小型・軽量、(2)長時間通話、(3)高受信感度、(4)耐妨害波、(5)送信スプリアス抑圧などがある。

【0003】半導体の技術向上に伴い、1~2GHzにも及ぶ携帯電話の使用周波数から、ベースバンド周波数までの広周波数帯域のアナログ回路を、1~2チップで構成できるようになり、前記(1)の小型・軽量化に貢献している。また、欧州デジタルセルラ(GSM)など多くのデジタル方式携帯電話は、時分割多重アクセス(TDMA)方式を採用し、周波数効率向上と、上記(2)の長時間通話のための低消費電流化とを図っている。さらに、集積化することにより、回路ブロック毎のきめ細かな電源電圧制御が可能になってきている。

【0004】ベースバンド周波数までの比較的低い周波数のアナログ回路については、シリコン・バイポーラ・プロセス(Silicon Bipolar Process)を用いて数チップで集積化を行って上記(1)の小型・軽量化の要求に役立っている。また、最近、さらなる集積化を図るため、上記ベースバンド周波数までの比較的低い周波数のアナログ回路を、周波数シンセサイザやベースバンド信号処理回路などCMOS・プロセスを用いて集積化を行っている回路と統合するために、BiCMOS・プロセスなどを用いて実現するようになってきている。

【0005】一方、1~2GHzにも及ぶ高い周波数である、携帯電話の使用周波数において用いられる、受信系の初段の低雑音増幅器(及び周波数変換器)及び送信

系の電力増幅回路は、シリコン・バイポーラ・プロセスでは、携帯電話機の性能を確保するのが難しいので、GaAs・プロセスを用いて別チップで集積化したり、モジュール化したりするのが一般的であった。しかし、近年、上記(1)の端末の小型・軽量化、さらには(部品の)低価格化の要求に応じるため、従来、別チップで集積化していた上記低雑音増幅器も集積化することが必須となってきた。しかし、先にも述べた通り、1~2GHzにも及ぶ携帯電話の使用周波数において、バイポーラ・プロセスのトランジスタの性能確保は困難である。すなわち、上記のような低雑音増幅器においてnpnトランジスタに要求される性能としては、 $f_t = 15 \sim 25$ GHz、寄生容量 $C_{bc} \leq 10 \sim 20$ fF (0.6 μ mプロセスにて1エミッタサイズあたり)、ベース抵抗 $r_{bb} \leq 200 \sim 300 \Omega$ (1エミッタサイズあたり)程度は最低でも必要であるが、これらを、バイポーラ・プロセスのトランジスタで実現することは難しい。なお、上記以上の性能向上の要求は、低雑音増幅器を他のブロックと一緒に集積化するので、使用するプロセス全体の性能を向上する要求となり、これにより試作できる工場、ラインが限られ、価格がかえって高くなるという新たな問題が生じてしまう。

【0006】また、npnトランジスタを用いてエミッタ接地増幅回路の形式で低雑音増幅器を構成すると、一般的に、一個のトランジスタの性能より劣化してしまうので、回路の形式によって、あるいは、トランジスタのサブ端子の取り方によって、トランジスタに付加する寄生容量が大きくなり、見かけ上の f_t が小さくなり、低雑音増幅器の基本性能である利得が減少し、さらに雑音指数が増加するという問題がある。

【0007】

【発明が解決しようとする課題】以上の問題点を、図3を用いて詳しく説明する。

【0008】携帯電話機が微弱な電波を受信するためには、端末の受信感度を向上する必要がある、そのためにはアンテナの感度を高めるか、回路においては受信系の初段のフィルタの損失を小さくするか、初段の低雑音増幅器の利得を大きくし、さらに／あるいは、雑音指数を小さくすればよい。携帯電話機用の低雑音増幅器を設計する場合、携帯電話は数十から数百kHz間隔で多くのチャンネルを持っており、隣接する2チャンネルの電波が大きい場合、低雑音増幅器の相互変調歪み特性により、さらに両側のチャンネルにスプリアスが発生し、そのチャンネルの信号への妨害となる。したがって、相互変調歪み特性を確保するため、一番簡単な方法はトランジスタ石でエミッタ接地回路を構成する方法である。

【0009】いま、初段の低雑音増幅器をエミッタ接地回路で構成し、これを集積化する場合、例えば、図3のような例が考えられる。図3において、1は入力端子、2は出力端子、11は電源端子であり、低雑音増幅器2

00は、入力端子1から入力された受信高周波信号を増幅し、出力端子2から出力する。3は入力整合回路、4は出力整合回路である。それぞれ例として3a~3c、4a~4bとからなる受動素子(集中定数)を示すが、所望のインピーダンスに変換するのであれば回路はなんでもよい。8はトランジスタであり、抵抗14を通してエミッタ接地されている。15は交流的にエミッタを接地するための容量、18は電圧源であり、抵抗5を介して、ベース8aにバイアス電圧を供給し、トランジスタ8の電流を決めている。抵抗14は、トランジスタ8の電流を安定にするための帰還抵抗の役割をしている。また、11は電源、16はスイッチであり、13のPS(パワーセーブ)制御信号により、出力整合回路4を介してトランジスタ8のコレクタ8dへの電圧をオンオフしている。

【0010】いま、図3の回路を集積化する場合、201で囲まれた、トランジスタ8及びスイッチ16などからなる部分を集積化するのが現実的であるが、入力整合回路3、入力整合回路4まですべて含めても集積化しても構わない。いずれの集積化の場合においても、トランジスタ8のサブ端子8cは半導体の最低電位に接続する。

【0011】図3のような構成の時、エミッタ端子8bの電位とサブ端子8cは電位差が生じ、付加的に生じる寄生容量によりトランジスタ8の性能が劣化する。したがって、低雑音増幅器200の利得、雑音指数特性が劣化し、携帯電話機の受信感度も劣化する。

【0012】本発明は、集積化に適した高利得・低雑音指数の低雑音増幅器及びそれを用いた携帯通信端末を提供することを目的とする。

【0013】また、本発明は、集積化に適した高利得・低雑音指数で、さらに略一定の電流で動作する低雑音増幅器及びそれを用いた携帯通信端末を提供することを目的とする。

【0014】さらに、本発明は、集積化に適した高利得・低雑音指数で、さらに略一定の電流で動作し、電流オンオフ機能を合わせ持つ低雑音増幅器及びそれを用いた携帯通信端末を提供することを目的とする。

【0015】

【課題を解決するための手段】上記課題を解決するための本発明の基本的な特徴は、集積化された低雑音増幅器において、使用するトランジスタのエミッタ端子とサブ端子との電位差をなくす構成としたことである。

【0016】これにより、トランジスタに付加的に生じる寄生容量を低減し、トランジスタの性能劣化を抑えることができ、ひいては、低雑音増幅器の利得、雑音指数特性の劣化を抑え、携帯電話機の受信感度の向上を図ることができる。

【0017】また、本発明他の特徴は、集積化された低雑音増幅器において、使用するトランジスタのエミッタ

端子とサブ端子とを共に、半導体の最低電位に接続し（接地し）、上記トランジスタに付加的に生じる寄生容量を低減し、トランジスタの性能劣化を抑え、ともに、これに伴うトランジスタの電流の不安定性を排除するため、電流の安定化帰還回路を付加したことである。

【0018】これにより、低雑音増幅器の利得、雑音指数特性の劣化を抑え、携帯電話機の受信感度の向上を図ることができる。

【0019】

【発明の実施の形態】以下、添付図面を参照して、本発明の実施の形態につき、詳細に説明する。

【0020】図1は、本発明による低雑音増幅器の実施の形態を示す回路図である。図1に示すように、この実施の形態にかかる低雑音増幅器100において、1は入力端子、2は出力端子、11は電源端子であり、入力端子1から入力された受信高周波信号を増幅し、出力端子2から出力する。3は入力整合回路、4は出力整合回路である。入力整合回路3及び出力整合回路4は、それぞれ例として、第一の容量3a、インダクタンス3b及び第二の容量3cからなる集中定数回路、並びに、容量4a及びインダクタンス4bからなる集中定数回路を示すが、所望のインピーダンスに変換するのであれば回路の形式は問わない。

【0021】8はトランジスタであり、そのエミッタ端子8bとサブ端子8cは共に接地し、これら両端子8b、8c間の電位差をなくして、トランジスタ8に付加的に生じる寄生容量を低減し、トランジスタの性能劣化を抑えている。

【0022】上記構成により、トランジスタ8の性能劣化は抑えられるが、電流がエミッタ抵抗（帰還抵抗）がないので不安定になる場合がある。そこで、このような場合には、上記した電流の不安定性を排除するため、能動帰還バイアス回路を追加することが望ましい。

【0023】次に、本発明によるこの能動帰還バイアス回路について述べる。電源11とトランジスタ8のコレクタ端子8dとの間に固定抵抗9を挿入し第一の制御電圧を発生させ、この電位差をモニタする。第二の制御電圧として、固定電圧基準10を別に設け、上記モニタした第一の制御電圧とを制御電圧発生器13にて比較し、この差がゼロになるように、抵抗5を通してベース端子8aに印加する電位を出力する。以上の能動帰還バイアス・ループ回路により、トランジスタ8の電流はいつも略一定となる。すなわち、前記トランジスタ8に流れる電流が一定になるように、該トランジスタ8のベース端子8aに供給される第二の制御電圧を決め、前記入力端子1から入力された信号を増幅し、前記出力端子2から出力し、前記トランジスタ8の寄生容量を低減し、低雑音に動作させることができる。

【0024】また、パワーセーブ（PS）制御信号12により、トランジスタ8のベース端子8aのバイアスを

オフし、トランジスタ8の電流をオフしている。これに応じて前記第二の制御電圧を小さくし、前記トランジスタ8の電流をオフし、前記トランジスタ8の寄生容量を低減し、低雑音に動作させながら、かつ時間分割多重動作時の前記低雑音増幅器100の低消費電流化を図ることができる。

【0025】図1に示す実施の形態にかかる低雑音増幅器100は、集積化する場合、次のような例が考えられる。すなわち、101で囲まれた部分（トランジスタ8及び制御電圧発生器13など）を集積化するのが現実的であるが、入出力整合回路3、4まですべて含めても構わない。先に述べたように、集積化した場合、トランジスタ8のエミッタ端子8bはサブ端子8cと共通にして、半導体の最低電位に接続する。このような構成の時、エミッタ端子8bの電位とサブ端子8cは電位差がなく、付加的に生じる寄生容量がなくなり、トランジスタ8の性能劣化がなくなる。したがって、低雑音増幅器の利得、雑音指数特性は改善し、携帯電話機の受信感度は向上するといった効果が得られる。

【0026】さらに付言すると、図1の実施の形態では簡単のため、1段増幅器、すなわち、トランジスタ1石の増幅器の例を示したが、多段増幅器にも同様に適用でき、全く同様の効果が得られる。この場合少なくとも、初段一段を含む、一段以上で、上記構成をとり、残りの段のトランジスタについては、従来と同じ構成（例えば図3のエミッタ接地回路）にしても十分効果が得られる。

【0027】次に、本発明の低雑音増幅器を用いた携帯電話機の実施の形態について、図2を用いて説明する。

【0028】図2に示すように、この実施の形態にかかる携帯電話機は、本発明の低雑音増幅器100を受信系の初段に備え、アンテナ102からの受信高周波信号を増幅する。この信号はさらに受信回路103にてI、Q信号などに変換され、ベースバンド処理回路104にて、アナログーデジタル（A/D）変換、デコード処理、さらにデジタルーアナログ（D/A）変換して音声に変換され、スピーカ105から出力される。逆に、マイク106から入力された音声を、ベースバンド処理回路104にて、先ずA/Dしてデジタル化され、エンコード処理、D/A変換して、I、Q信号などに変換される。

【0029】また、ベースバンド処理回路104は、システム全体の制御も行っており、そのひとつに高周波部の回路ブロックの電源制御があり、パワーセーブ（PS）制御信号発生回路109をコントロールしている。このPS制御信号発生回路109の一番簡単な制御例としては、受信系と送信系の2系統にPS制御信号を送り、受信時には受信系、送信時には送信系の電流をオンし、それ以外はオフする制御がある。図1に示す本発明の低雑音増幅器100も、このPS制御信号を受け入れ

る端子12を備えており、電流のオンオフを行っている。これに応じて前記制御電圧発生器に入力される第二の電圧基準の電位差を0Vとし、前記トランジスタ8の電流をオフし、前記トランジスタ8の寄生容量を低減し、低雑音に動作させながら、かつ時間分割多重動作時の前記低雑音増幅器100の低消費電流化を図ることができる。

【0030】以上の説明から明らかなように、受信系の初段の増幅器に本発明の低雑音増幅器100を採用することで、受信系全体の雑音指数を下げることができる。これにより携帯電話機の受信感度を向上し、微弱な電波でも確実に受信できるようになる。また携帯電話全体を1〜2チップに集積化する場合、従来、難しかった低雑音増幅器を、その特性を損なうことなく他のブロックと集積化することが容易になり、端末の小形・軽量化、及び低価格化に大いに貢献できる。

【0031】以上の説明では、例として、GMSK (Gaussian Filtered Minimum Shift Keying) 変調方式のGSM携帯電話機をあげて説明したが、他に、PCN (Personal Communication Network) すなわちDCS1800、PCS、 $\pi/4$ DQPSK (Quadrature Phase Shift Keying) 変調方式のPDC (Personal Digital Cellular) など全てのデジタル方式の携帯電話、PHS (Personal Handy-phone System)、DECT (Digital European Cordless Telephone) などのデジタルコードレス電話にも適用できることは自明である。またアナログ方式はTDM A動作ではないが、低雑音増幅器を集積化した場合に低雑音に動作させる効果はアナログ方式携帯電話に適用することもできる。

【0032】

【発明の効果】以上説明したように、本発明によれば、集積化された低雑音増幅器において、使用するトランジスタのエミッタ端子の電位とサブ端子との電位差をなく

し、付加的に生じる寄生容量を低減し、トランジスタの性能劣化を抑え、これにより低雑音増幅器の利得、雑音指数特性の劣化を抑え、携帯電話機の受信感度の向上を図ることができるものである。

【0033】また、本発明によれば、集積化された低雑音増幅器において、使用するトランジスタのエミッタ端子の電位とサブ端子を共に半導体の最低電位に接続し（例えば、接地し）、付加的に生じる寄生容量を低減し、トランジスタの性能劣化を抑え、また、電流の安定化帰還回路を付加することにより、トランジスタの電流の不安定性を排除することができる。これにより低雑音増幅器の利得、雑音指数特性の劣化を抑え、携帯電話機の受信感度の向上を図ることができる。

【図面の簡単な説明】

【図1】本発明による低雑音増幅器の実施の形態を示す回路図。

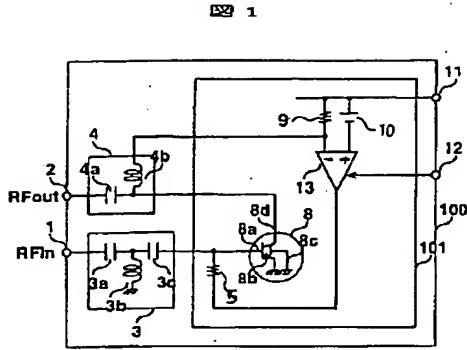
【図2】本発明による低雑音増幅器を用いた携帯電話機の実施の形態を示すブロック構成図。

【図3】従来の低雑音増幅器の回路図。

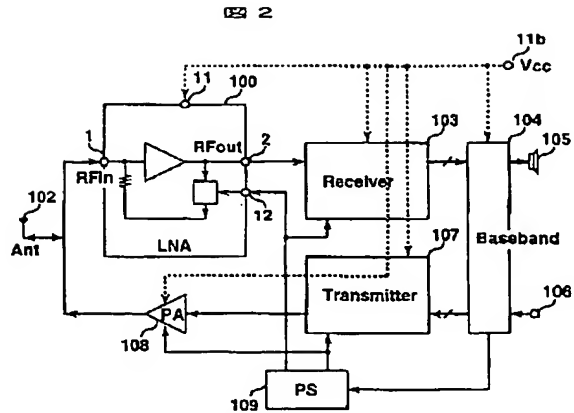
【符号の説明】

1…入力端子、2…出力端子、3…入力整合回路、4…出力整合回路、5…（ベースバイアス供給用）抵抗、8…トランジスタ、8a…トランジスタのベース端子、8b…トランジスタのエミッタ端子、8c…トランジスタのサブ端子、8d…トランジスタのコレクタ端子、9…（電流モニタ用）抵抗、10…固定電圧基準、11…電源端子、12…制御端子、13…制御電圧発生器、14…（電流帰還用）エミッタ抵抗、15…（交流接地用）容量、16…（電源オンオフ用）スイッチ、18…ベースバイアス電圧発生回路、100…本発明の低雑音増幅器、101…本発明の低雑音増幅器の集積部分、102…アンテナ、103…受信回路、104…ベースバンド処理回路、105…スピーカ、106…マイク、107…送信回路、108…送信電力増幅器、109…PS（パワーセーブ）信号発生器、200…従来の低雑音増幅器、201…従来の低雑音増幅器の集積部分

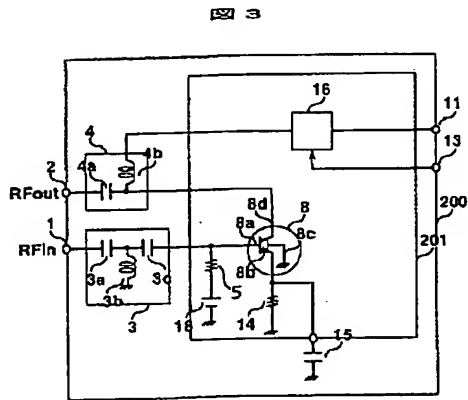
【図1】



【図2】



【図3】



フロントページの続き

- (72)発明者 入江 清
東京都小平市上水本町五丁目20番1号株式
会社日立製作所半導体事業部内
- (72)発明者 堀 和明
東京都小平市上水本町五丁目20番1号株式
会社日立製作所半導体事業部内
- (72)発明者 渡辺 一雄
東京都小平市上水本町五丁目20番1号株式
会社日立製作所半導体事業部内
- (72)発明者 遠藤 武文
東京都小平市上水本町五丁目20番1号株式
会社日立製作所半導体事業部内

- (72)発明者 ジュリアン ヒルダスレイ
イギリス国 ハートフォードシャー SG
8 6 E E ロイストン メルボーン ケ
ンブリッジロード メルボーンサイエンス
パーク (番地なし) ザ テクノロジー パ
ートナーシップ パブリック リミテッド
カンパニー内
- (72)発明者 ボブ ヘンショウ
イギリス国 ハートフォードシャー SG
8 6 E E ロイストン メルボーン ケ
ンブリッジロード メルボーンサイエンス
パーク (番地なし) ザ テクノロジー パ
ートナーシップ パブリック リミテッド
カンパニー内